

NetFPGA—An Open Platform for Teaching How to Build Gigabit-Rate Network Switches and Routers

Glen Gibb, John W. Lockwood, Jad Naous, Paul
Hartke, and Nick McKeown.

Presentado por
Yolanda Carreño Gómez
ycarreno866@unab.edu.co
Universidad Autónoma de Bucaramanga

Agenda

- Motivación
- Marco teórico (*Background*)
- Estado del arte (*Related work*)
- Descripción de la solución (*Approach*)
- Metodología
- Resultados
- Conclusiones

Agenda

- Motivación
- Marco teórico (*Background*)
- Estado del arte (*Related work*)
- Descripción de la solución (*Approach*)
- Metodología
- Resultados
- Conclusiones

Motivación

- En la mayoría de universidades los estudiantes únicamente aprenden a diseñar sistemas de redes con software.
- El software requiere de hardware para poder *switchear* o enrutar tráfico a alta velocidad (Gbps).
- Los estudiantes necesitan aprender como funcionan los dispositivos de red a nivel del hardware.

Agenda

- Motivación
- Marco teórico (*Background*)
- Estado del arte (*Related work*)
- Descripción de la solución (*Approach*)
- Metodología
- Resultados
- Conclusiones

Marco teórico (1)



Fotografía de la plataforma NetFPGA

Marco teórico (2)

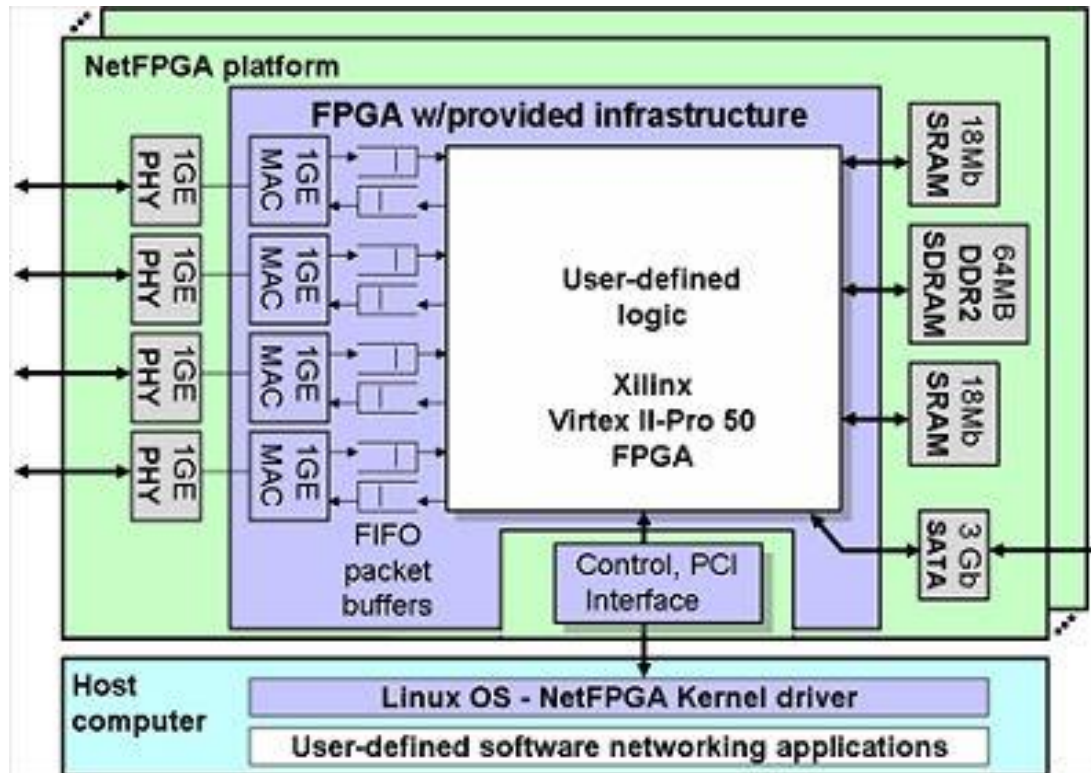


Diagrama de bloques de la NetFPGA

Marco teórico (3)

➤ Componentes de la NetFPGA 2.1

- FPGA Virtex II-Pro 50 de Xilinx
- FPGA Spartan II de Xilinx
- 4 dispositivos de memoria
- 4 puertos Ethernet MAC

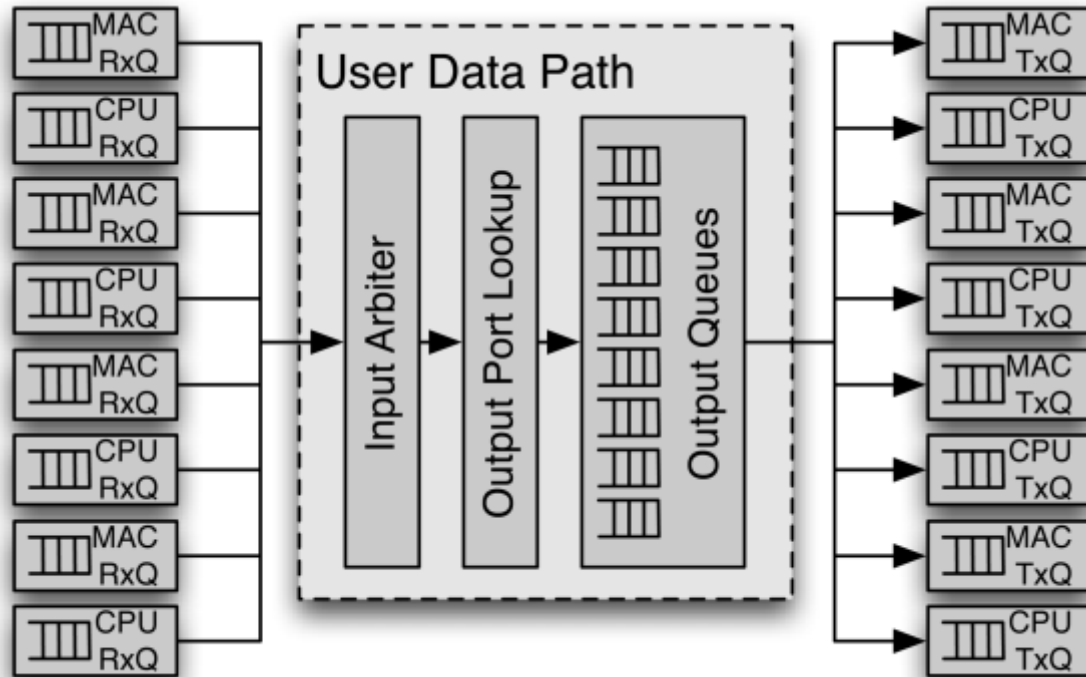
➤ Herramienta CAD

- ModelSim
- Xilinx ISE o Synplicity's Synplify Pro (Sintetiza verilog)

➤ Interfaz del software

- Controlador kernel de linux permite enviar y recibir paquetes por los puertos Ethernet de la tarjeta NetPFPGA

Marco teórico (4)



- Esta estructurado por el User Data Path y los bloques I/O (MAC y CPU). El UDP es implementado como un pipeline, utilizando múltiples módulos.

Agenda

- Motivación
- Marco teórico (*Background*)
- Estado del arte (*Related work*)
- Descripción de la solución (*Approach*)
- Metodología
- Resultados
- Conclusiones

Estado del arte (*Related work*)

- La RiceNIC utilizó una FPGA VirtexII-Pro para implementar la función de una tarjeta de interfaz de red. (RiceNIC: interfaz de red configurable y programable)
- Módulos Campo extensor de puerto programable (FPX) también se han utilizado para implementar funciones de enrutamiento de Internet.

Agenda

- Motivación
- Marco teórico (*Background*)
- Estado del arte (*Related work*)
- Descripción de la solución (**Approach**)
- Metodología
- Resultados
- Conclusiones

Descripción de la solución (*Approach*)

- Utilizar un sistema que involucre software y hardware: **NetFPGA** para desarrollar proyectos como un enrutador, un switch o un procesador de tráfico a alta velocidad.

Agenda

- Motivación
- Marco teórico (*Background*)
- Estado del arte (*Related work*)
- Descripción de la solución (*Approach*)
- Metodología
- Resultados
- Conclusiones

Metodología (1)

- En el curso se forman equipos de 3 estudiantes para realizar proyectos con la NetFPGA, un estudiante se encarga del **hardware** y uno o dos se encargan del **software**.
- Los estudiantes deben tener experiencia básica en diseño de hardware, conocimientos en lógica síncrona y en procesamiento de instrucciones en paralelo (pipeline en hardware) y tener conocimientos en direccionamiento y enrutamiento.

Metodología (2)

- Al inicio del curso, los estudiantes cuentan con la plataforma de hardware NetFPGA, código Verilog HDL que implementa un repetidor de Ethernet, y la estructura del código del sw para la implementación de un router *control path* (primer ejercicio que realizan para verificar que el sw y el hw se comunican correctamente). El *control path incluye un algoritmo de enrutamiento basado en OSPF*.
- Al finalizar el curso los grupos diseñaran proyectos en el que implementan una función avanzada del router que hicieron inicialmente.

Agenda

- Motivación
- Marco teórico (*Background*)
- Estado del arte (*Related work*)
- Descripción de la solución (*Approach*)
- Metodología
- **Resultados**
- Conclusiones

Resultados

Proyectos desarrollados por los 4 equipos:

1. Implementó un dispositivo NAT que permite compartir una única dirección IP en varios hosts.
2. Simplificación del protocolo IEEE 1588 (precisión en la sincronización de tiempo)
3. Circuito de multidifusión (permite a un solo paquete copiarse en varios destinos utilizando hardware)

Resultados

4. El cuarto equipo construyó un circuito para capturar paquetes en tránsito a través del router y reenviar los paquetes al host.



Agenda

- Motivación
- Marco teórico (*Background*)
- Estado del arte (*Related work*)
- Descripción de la solución (*Approach*)
- Metodología
- Resultados
- Conclusiones

Conclusiones

- Al finalizar el curso los estudiantes concluyeron que la clase fue interesante , gratificante y difícil. También indicaron que la intensidad de trabajo fue elevada.
- Un estudiante escribió: "En general fue increíble. Llegué sin saber mucho acerca de redes o enrutadores, y me dejó con una gran cantidad de información. Debe sonar extraño, pero realmente me gustó todo ya que nunca había visto estas cosas en detalle ".
- Otro estudiante escribió: "Fue uno de los cursos más satisfactorios e interesante que he tomado en Stanford."

Referencias

- J. W. Lockwood, N. McKeown, G. Watson, G. Gibb, P. Hartke, J. Naous, R. Raghuraman, and J. Luo, “An open platform for gigabit-rate network switching and routing,” in *Proc. Int. Conf. Microelectronic System Education*, San Diego, CA, Jun. 2007, pp. 160–161.
- G. Watson, N. McKeown, and M. Casado, “NetFPGA: A tool for network research and education,” in *Proc. Workshop Architecture Research Using FPGA Platforms*, Austin, TX, Feb. 2006, CD-ROM.
- Build an Internet Router, Stanford University Computer Science 344, 2007 [Online]. Available: <http://cs344.stanford.edu>
- M. Casado and N. McKeown, “The virtual network system,” in *Proc. 36th SIGCSE Tech. Symp. Computer Science Education*, St. Louis, MO, 2005, pp. 76–80.